



Espacenet

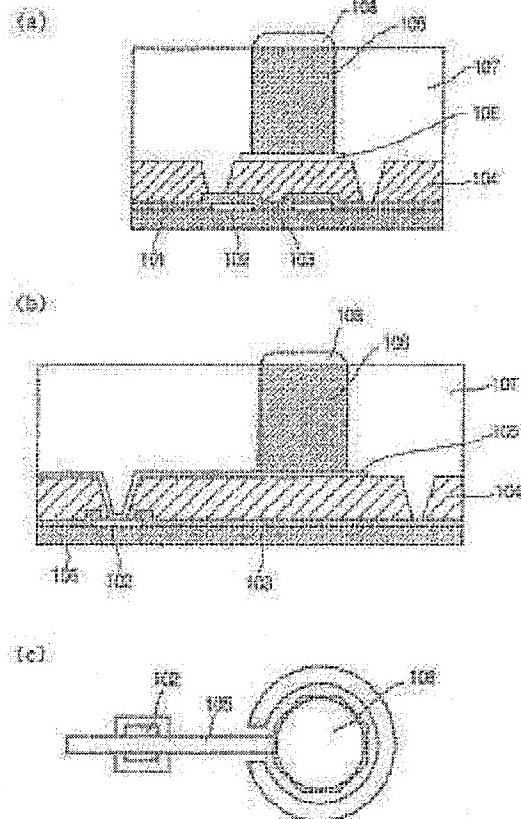
Bibliographic data: JP 2005026678 (A)

SEMICONDUCTOR DEVICE

Publication date: 2005-01-27
Inventor(s): OSUMI TAKUJI ±
Applicant(s): OKI ELECTRIC IND CO LTD ±
Classification:
 - international: H01L23/12; H01L23/31; H01L23/485; (IPC1-7): H01L23/12
 - European: H01L23/00C2B; H01L23/31H1
Application number: JP20040175097 20040614
Priority number(s): JP20040175097 20040614; JP20030169013 20030613
Also published as:
 • JP 4045261 (B2)
 • US 2005012210 (A1)
 • US 7358608 (B2)

Abstract of JP 2005026678 (A)

PROBLEM TO BE SOLVED: To protect a semiconductor device of a CSP structure from both a stress applied to a protrusion electrode and a shearing stress applied to the lower part of the protrusion electrode. ; **SOLUTION:** The semiconductor device includes a semiconductor substrate 101 having a main surface, an electrode pad 102 formed on the main surface, an insulating film 104 having an opening which exposes a part of the surface of the electrode pad 102 and covering the main surface, and the protrusion electrode 106 having a peripheral edge and disposed on the insulating film 104 and a sealing resin 107 covering a part of the protrusion electrode 106 and the insulating film 104. The insulating film 104 has a slit formed along the periphery of the peripheral edge of the protrusion electrode 106. ; **COPYRIGHT:** (C) 2005,JPO&NCIPI



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-26678

(P2005-26678A)

(43) 公開日 平成17年1月27日(2005.1.27)

(51) Int.Cl.⁷
H01L 23/12

F 1
H01L 23/12 501 P

テーマコード (参考)

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号	特願2004-175097 (P2004-175097)	(71) 出願人	000000295 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
(22) 出願日	平成16年6月14日 (2004.6.14)	(74) 代理人	100089093 弁理士 大西 健治
(31) 優先権主張番号	特願2003-169013 (P2003-169013)	(72) 発明者	大角 卓史 東京都港区虎ノ門1丁目7番12号 沖電 気工業株式会社内
(32) 優先日	平成15年6月13日 (2003.6.13)		
(33) 優先権主張国	日本国 (JP)		

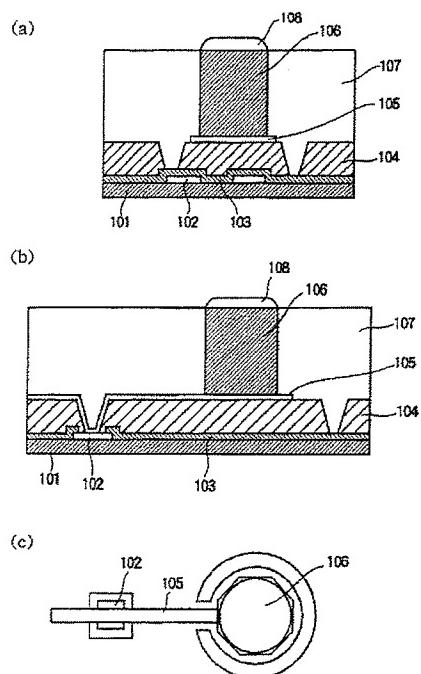
(54) 【発明の名称】半導体装置

(57) 【要約】 (修正有)

【課題】 C S P構造の半導体装置を、突起電極に加わる応力及び突起電極の下部に加わるせん断応力の両方から保護すること。

【解決手段】 主表面を有する半導体基板101と、主表面上に形成された電極パッド102と、電極パッド102の表面の一部を露出する開口部を有し、主表面上を覆う絶縁膜104と、周縁を有し絶縁膜104上に配置された突起電極106と 突起電極106の一部及び絶縁膜104上を覆う封止樹脂107とを有する半導体装置である。絶縁膜104には、突起電極106の周縁の周囲に沿ってスリットが形成されている。

【選択図】 図1



【特許請求の範囲】**【請求項1】**

主表面を有する半導体基板と、

前記主表面上に形成された電極パッドと、

前記電極パッドの表面の一部を露出する開口部を有し、前記主表面上を覆う絶縁膜と、

周縁を有し前記絶縁膜上に配置された突起電極であって、前記電極パッドに電気的に接続された突起電極と、

前記突起電極の一部及び前記絶縁膜上を覆う封止樹脂とを有する半導体装置であって、

前記絶縁膜には、前記突起電極の周縁の周囲に沿ってスリットが形成されていることを特徴とする半導体装置。

【請求項2】

前記スリットは、前記突起電極の周縁の全長に沿って形成されていることを有することを特徴とする請求項1記載の半導体装置。

【請求項3】

前記突起電極と前記電極パッドとは配線によって接続されており、前記配線は、前記スリットが形成されていない前記絶縁膜上に延在していることを特徴とする請求項1記載の半導体装置。

【請求項4】

前記突起電極の周縁の直下に位置する前記絶縁膜の厚さは、他の部分に位置する前記絶縁膜の厚さよりも厚いことを特徴とする請求項1記載の半導体装置。

【請求項5】

主表面を有する半導体基板と、

前記主表面上に形成された電極パッドと、

前記電極パッドの表面の一部を露出する開口部を有し、前記主表面上を覆うパッシベーション膜と、

前記パッシベーション膜上に設けられた絶縁膜と

底面を有し前記絶縁膜上に配置された突起電極であって、前記電極パッドに電気的に接続された突起電極と、

前記突起電極の一部及び前記絶縁膜上を覆う封止樹脂とを有する半導体装置であって、前記絶縁膜は、前記突起電極の底面の直下にのみ形成されていることを特徴とする半導体装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、チップサイズパッケージ(以下、CSP: chip size (scale) packageと称す)構造の半導体装置に関するものである。

【背景技術】**【0002】**

近年、電子機器の小型化の要求に伴い、半導体装置の小型化・高密度化が図られている。このため、半導体装置の形状を半導体素子(チップ)に極力近づけ、そのサイズを小さくした、CSP構造の半導体装置が提案されている。

【0003】

CSP構造の半導体装置では、外部接続端子の配列密度を高める必要があり、そのため、この外部接続端子として電極パッドに電気的に接続され、チップ面から垂直に伸びる柱状の端子(この柱状の端子は、以下、突起電極として説明するが、この端子は柱状電極、ポスト電極とも称されている。)を用いている。

【0004】

図4にこの種の半導体装置の一般的構造を示す。同図において、401は集積回路が形成された半導体基板、402は電極パッド、503はパッシベーション膜、404はパッシベーション膜403と同様の電気絶縁性を有する絶縁膜、406は突起電極、405は

電極パッド402と突起電極406との間の配線、407は封止樹脂層、408は外部との接続用の半田からなる外部端子である。

【0005】

絶縁膜404の材料としては、外部端子408及び突起電極406にかかる応力を緩和し、パッシベーション膜403及び電極パッド402を含む半導体集積回路にクラックが発生しないようにするため、比較的弾性の高い例ええばポリイミドが用いられ、その厚さは0.005~0.01mm程度である。

【0006】

また、電極パッド402にかかる応力を小さくするため、上から見たときに突起電極406の外縁が絶縁膜404の開口部（電極パッド402直上の絶縁膜404が存在しない部分）と重ならない位置に形成されるようなレイアウト設計を行う。絶縁膜404の開口部の寸法は直径0.02~0.06mm程度、突起電極506の寸法は直径0.15~0.4mm程度である。この種の半導体装置は、例えば特許文献1に記載されている。

【特許文献1】特開2002-93945号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

上記構造により、突起電極406に応力が加えられても該応力は絶縁膜404により十分に緩和され、電極パッド402、パッシベーション膜403及び集積回路をクラックの発生から保護することができる。しかし、上記構造においても、突起電極406の下部にせん断応力が加わり、各部位に横ずれが生じると、抗張力の限界以上の力が加えられた部位、例えは、電極パッド、パッシベーション膜、あるいはその下部の集積回路の配線が破断する場合があった。

本発明は上記問題に鑑みなされたものであり、CSP構造の半導体装置を、突起電極に加わる応力及び突起電極の下部に加わるせん断応力の両方から保護することを目的とする。

【課題を解決するための手段】

【0008】

本発明は上述した課題を解決すべくなされたものであり、その代表的なものは以下の通りである。すなわち、本発明の半導体装置は、主表面を有する半導体基板と、前記主表面上に形成された電極パッドと、前記電極パッドの表面の一部を露出する開口部を有し、前記主表面上を覆う絶縁膜と、外縁を有し前記絶縁膜上に配置された突起電極であって、前記電極パッドに電気的に接続された突起電極と、前記突起電極の一部及び前記絶縁膜上を覆う封止樹脂とを有する半導体装置であって、前記絶縁膜には、前記突起電極の周縁の周囲に沿ってスリットが形成されていることを特徴とする。

【発明の効果】

【0009】

本発明によれば、CSP構造の半導体装置を、突起電極に加わる応力及び突起電極の下部に加わるせん断応力の両方から保護することができる。

【発明を実施するための最良の形態】

【0010】

以下、実施例を挙げ、説明する。

【実施例】

【0011】

図1(a)に本発明の第1の実施例に係るCSP構造の半導体装置の断面構造を示す。同図において、101は集積回路が形成された半導体基板、102は電極パッド、103はパッシベーション膜、104は絶縁膜、106は突起電極、105は電極パッド102と突起電極106との間の配線、107は封止樹脂層、108は該半導体装置を基板に電気的に接続するための半田からなる外部端子である。

図1(b)に図1(a)と直角な方向から見た断面構造を示す。また、図1(c)に該

構造の上面図を示す。これらの図に示したように、本実施例は突起電極106を支持する絶縁膜104に、該突起電極の底部の周縁に沿って伸びるスリット状の開口を形成したこととする特徴とする。

【0012】

突起電極106の周縁部には応力が集中するが、絶縁膜104には突起電極106の周縁部（外縁）に沿うスリットが形成されているので、周縁部に応力が生じたときには、ポリイミド等の比較的弾性の高い材料からなる絶縁膜104のスリットで囲まれた内側の部分は容易に弾性変形し、突起電極106の周縁部に集中した応力が緩和され、その下部にあるパッシベーション膜103、ボンディングパッド102、及び集積回路部分をクラックの発生から保護することができる。また、封止樹脂層107が突起電極106の先端の高さまで形成されていることから突起電極106の先端部分の動きが抑制されるのに対し、その根元部分は上に説明したように比較的動きやすくなっているので、応力緩和の効果はより大きくなる。

【0013】

尚、図1（b）、（c）に示すように、配線105は絶縁膜104のスリットの形成されていない部分を経由して電極パッド102まで引き出されるが、スリットを突起電極106の全周に沿って形成し、配線105をスリットの底面を経由して電極パッド102まで引き出すようにしてもよい。尚、スリットはパッシベーション膜103が露出しない深さに形成してもよい。

また、突起電極106の周縁からスリットまでの距離が長いと、絶縁膜104の弾性変形による応力緩和の効果が小さくなるので、半導体装置の製造の際の位置合わせ精度は上記距離を10μm以内にできる程度のものとすることが好ましい。

【実施例】

【0014】

図2に本発明の第2の実施例に係るCSP構造の半導体装置の断面構造を示す。同図において、201は集積回路が形成された半導体基板、202は電極パッド、203はパッシベーション膜、204は絶縁膜、206は突起電極、205は電極パッド202と突起電極206との間の配線、207は封止樹脂層、208は該半導体装置を基板に電気的に接続するための半田からなる外部端子である。

【0015】

本実施例は、第1の実施例の変形例であり、絶縁膜204のスリット状の開口の外側にある部分を除去した構造となっている。本実施例においても、突起電極206の周縁部に応力が生じたときには、絶縁膜204の該突起電極206を支持する部分は容易に弾性変形し、突起電極206の周縁部に集中した応力が緩和され、その下部にあるパッシベーション膜203、電極パッド202、及び集積回路部分をクラックの発生から保護することができる。また、第1の実施例と同様、封止樹脂層207が突起電極206の先端の高さまで形成されていることから突起電極206の先端部分の動きが抑制されるのに対し、その根元部分は上に説明したように比較的動きやすくなっているので、応力緩和の効果はより大きくなる。

【実施例】

【0016】

図3に本発明の第3の実施例に係るCSP構造の半導体装置の断面構造を示す。同図において、301は集積回路が形成された半導体基板、302は電極パッド、303はパッシベーション膜、304は絶縁膜、306は突起電極、305は電極パッド302と突起電極306との間の配線、307は封止樹脂層、308は該半導体装置を基板に電気的に接続するための半田からなる外部端子である。

【0017】

本実施例は、絶縁膜304の厚さを、突起電極306の周縁部の直下及びその近傍の部分で他よりも厚くした点を特徴とする。本実施例の構造では、突起電極306の周縁部に生じた応力は、絶縁膜304の凸部（肉厚部）の弾性変形とその厚みとの相乗効果により

十分に緩和され、その下部にあるパッシベーション膜303、電極パッド302、及び集積回路部分をクラックの発生から保護することができる。また、第1及び第2の実施例と同様、封止樹脂層307が突起電極306の先端の高さまで形成されていることから突起電極306の先端部分の動きが抑制されるのに対し、その根元部分は上に説明したように比較的動きやすくなっているので、応力緩和の効果はより大きくなる。

【0018】

以上説明した本発明の第1から第3の実施例のいずれによっても、CSP構造の半導体装置を、基板への実装の際に突起電極に加わる応力に起因するクラックの発生から保護することが可能であり、且つ、基板への実装前にせん断応力が加えられた場合にもクラックの発生から保護することが可能である。

【0019】

第1及び第2の実施例は絶縁膜の形成が容易であり、低コストで製造できる。第3の実施例は、突起電極の周縁部の応力集中を凸部の厚さとその弾性変形の両方の効果で緩和できるのでより優れた保護効果が得られる。

【0020】

尚、本発明が適用されるCSP構造は、単体PKGレベルで形成されるものであってもよく、また、ウエハレベルで形成されるものであってもよい。また、柱状電極としては銅などの金属材料で形成することが一般的であるが、導電性高分子材料で形成してもよい。また、突起電極を不導体樹脂表面に導体材料を被覆した構造のものとしてもよい。

【図面の簡単な説明】

【0021】

【図1】本発明の第1の実施形態に係るCSP構造の半導体装置の構造を示す断面図及び上面図である。

【図2】本発明の第2の実施形態に係るCSP構造の半導体装置の構造を示す断面図である。

【図3】本発明の第3の実施形態に係るCSP構造の半導体装置の構造を示す断面図である。

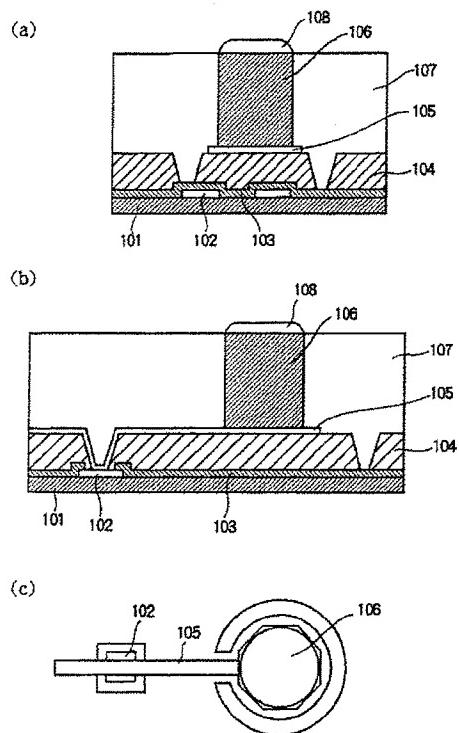
【図4】従来のCSP構造の半導体装置の構造を示す断面図である。

【符号の説明】

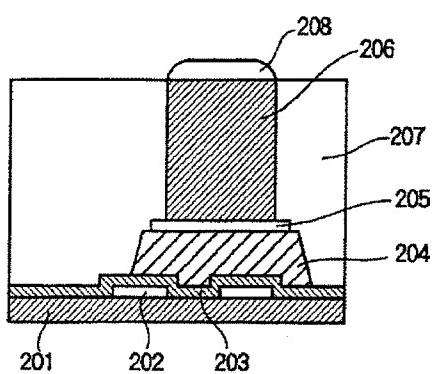
【0022】

101, 201, 301, 401 半導体基板、 102, 202, 302, 402 ボンディングパッド、 103, 203, 303, 403 パッシベーション膜、 104, 204, 304, 404 絶縁膜、 105, 205, 305, 405 配線、 106, 206, 306, 406 柱状電極、 108, 208, 308, 408 外部端子
。

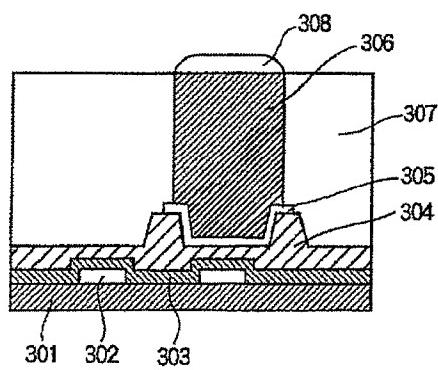
【図1】



【図2】



【図3】



【図4】

